



HPW

Attorney Docket No.: BHT-3092-426

THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of

Sheng Shun YEN

Application No.: 10/815,818

Filed: April 2, 2004

For: **DUAL CHANNEL UNIVERSAL SERIAL BUS STRUCTURE**

Group Art Unit: 2182

Examiner: Not Yet Assigned

CLAIM TO PRIORITY UNDER 35 U.S.C. § 119

Assistant Commissioner of Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

Sir:

Pursuant to the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55, Applicant claims the right of priority based upon **Taiwanese Patent Application No. 092208004 filed May 1, 2003.**

A certified copy of Applicant's priority document is submitted herewith.

Also attached is a substitute declaration claiming priority, and identifying this application by title, filing date and serial number.

Respectfully submitted,

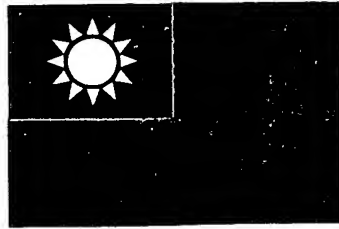
By:

B. V. Packer

Bruce H. Troxell
Reg. No. 26,592

TROXELL LAW OFFICE PLLC
5205 Leesburg Pike, Suite 1404
Falls Church, Virginia 22041
Telephone: (703) 575-2711
Telefax: (703) 575-2707

Date: August 24, 2004



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder

申請 日：西元 2003 年 05 月 01 日
Application Date

申請 案 號：092208004
Application No.

申請 人：勁永國際股份有限公司
Applicant(s)

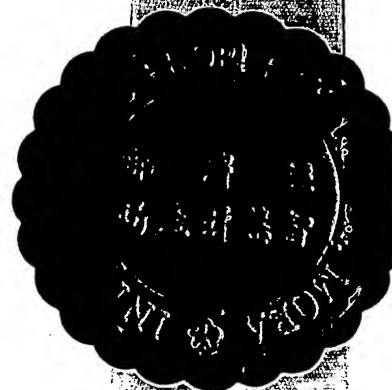
CERTIFIED COPY OF
PRIORITY DOCUMENT

局 長
Director General

蔡 練 生

發文日期：西元 2004 年 4 月
Issue Date

發文字號：09320340970
Serial No.



申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

新型專利說明書

一、 新型名稱	中 文	雙通道通用串列匯流排系統架構
	英 文	Dual channel universal serial bus system architecture
二、 創作人 (共1人)	姓 名 (中文)	1. 嚴聖舜
	姓 名 (英文)	1. Yen Sheng Shun
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 台北市信義區福德街151巷8號二樓
	住居所 (英 文)	1. 2F. No8. Alley 151, Fu-De St. Shin-I, Taipei, ROC
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 勁永國際股份有限公司
	名稱或 姓 名 (英文)	1. Power Quotient International CO., LTD.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 台北縣中和市建八路16號14樓 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. 14F. No.16 Jian-Ba Rd. Chung-Ho, Taipei, Taiwan, ROC
	代表人 (中文)	1. 呂美月
	代表人 (英文)	1. Lu Mei Yueh



四、中文創作摘要 (創作名稱：雙通道通用串列匯流排系統架構)

通用串列匯流排(USB)，已經廣泛使用於電腦系統及其周邊產品，愈來愈多的商品也採用此一成熟之匯流排介面系統，以方便資料有效且方便地與電腦系統作交換。本案揭露了一具有雙通道之通用串列匯流排系統架構以進一步提高資料傳遞的速度。

五、(一)、本案代表圖為：第___五___圖

(二)、本案代表圖之元件代表符號簡單說明：

500、DCUSB之主機端，510、主機差額接收器，
520、電流驅動器，
600、DCUSB之裝置端，610、裝置差額接收器，
620、電流驅動器，700、DCUSB匯流排介面。

英文創作摘要 (創作名稱：Dual channel universal serial bus system architecture)

Universal Serial Bus (USB) has been adopted in computer systems and their peripherals, and more and more products also use this serial interface bus system to transfer data each other to get more efficiency. In this case, we disclose a dual channel of USB to get a higher data transfer rate than USB 2.0.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第一百零五條準用
第二十四條第一項優先權

無

二、☐主張專利法第一百零五條準用第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第九十八條第一項☐第一款但書或☐第二款但書規定之期間

日期：



五、創作說明 (1)

【創作所屬之技術領域】

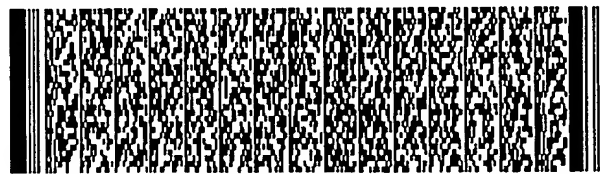
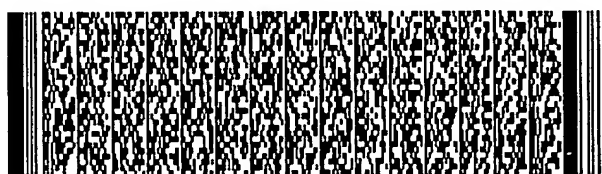
雙通道通用串列匯流排(DCUSB, Dual Channel Universal Serial Bus)或稱為寬頻通用串列匯流排(WSB, Wideband Serial Bus)乃是一架構於USB 2.0 之技術上所發展之高速串列匯流排技術，其可相容於USB 1.x 及USB 2.0 介面匯流排標準，在資料傳輸率上最高可達到960Mbits/sec (或 120MBytes/sec)是 USB 2.0 介面資料傳輸率的兩倍，適合於高速的磁碟作業系統、有線及無線之短距離資料傳輸、可攜式資料儲存媒體等之產品發展，是一嶄新的介面技術。

【先前之技術】

現有之通用串列匯流排訊號有：VBUS、D+、D-、GND 及用於隔離雜訊之接地設計，其符合於1.x 及2.0 版本之介面規格，乃為現今頗為廣用之USB 介面。為提高介面通道的傳輸速率，創作人本於多年從事電子產品開發之經驗，潛心研究、詳加規劃，乃創作出本案之『雙通道通用串列匯流排系統架構』，詳細技術內容說明如後。

【本案技術內容】

如上所述，本案除了使用VBUS、D+、D-、GND 等之訊號外，為增加資料的傳輸速率，特別增加了額外的訊號而成為VBUS、D0+、D0-、D1+、D1- 及GND 等，除了隔離雜訊之接地訊號外，共成為六個訊號之介面，其並成為一主僕



五、創作說明 (2)

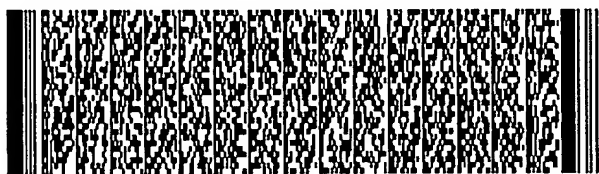
式(Master-Slave)之結構，其中D0+及D0-為一主式(Master)訊號；而D1+及D1-為其僕式(Slave)訊號。所謂主式訊號，即是負責DCUSB及USB介面之協定工作與資料(Data)的傳送；而僕式訊號則僅負責DCUSB介面之協定與資料的傳送。詳細實施方式說明請先參考圖一。

【實施方式】

如圖一所示，圖一為USB 2.0裝置(Device)於插入主機(Host)端後之訊號圖。其中於D+訊號上將產生訊號彈跳(Bounce)90之情形，待訊號穩定後將持續維持一段時間t1，使得匯流排(Bus)處於閒置狀況(Idle)，之後於時間t2區間內主機與裝置間必需完成鳴叫程序(Chirp sequence)，其意在於完成兩者間USB 2.0之傳輸協定確認，以便與USB 1.x之裝置作識別。而鳴叫程序之作動起於主機對匯流排之重置(Reset)，即D+=0且D-=0，而當裝置偵測到匯流排處於重置狀況後，將送出鳴叫K訊號(Chirp K；D+=0，D-=1)100。

當主機偵測到鳴叫K訊號100後，將送出鳴叫K及鳴叫J訊號(Chirp J；D+=1，D-=0)各三次，共計有六個鳴叫訊號(6 chirps)於200處。至此系統將進入USB 2.0之傳輸協定，而完成鳴叫程序。

請再參考圖二，如圖二所示為本案DCUSB匯流排協定



五、創作說明 (3)

之鳴叫程序，使用此方法可使主機與裝置間彼此辨識出其可工作之範圍為USB 1.x或USB 2.0或DCUSB之功能。當裝置連接主機後，如圖二，主機於時間 t_2 開始時將雙匯流排重置($D0+=0$ ， $D0-=0$ ， $D1+=0$ 且 $D1-=0$)，若裝置僅具備USB 2.0之功能，因其並不具備樸式訊號($D1+$ ， $D1-$)，所以主機將偵測不到 $D1-$ 上之鳴叫K訊號而進入USB 2.0之模式，並於主式訊號上($D0+$ ， $D0-$)完成USB 2.0之鳴叫程序。

若裝置為一DCUSB之裝置，則將與主機於樸式訊號線上完成與主式訊號上相同之鳴叫程序，如圖二所示，其中100為主式之鳴叫K訊號，而200為主式之鳴叫K及鳴叫J訊號；110為樸式之鳴叫K訊號，而210為樸式之鳴叫K及鳴叫J訊號，當主機與裝置間彼此藉由主式及樸式訊號完成DCUSB之鳴叫程序後，系統即進入DCUSB協定。當系統進入DCUSB協定後， $D0+$ 、 $D0-$ 、 $D1+$ 及 $D1-$ 四個訊號線將被致能(Enable)。

由上所述即知，DCUSB並不存在於USB 1.x之協定上，此乃因USB 1.x並沒有所謂的鳴叫程序，也就意味著雖然DCUSB具備有雙通道之設計，但當其工作於僅具USB 1.x之主機或裝置時，DCUSB之鳴叫程序並不會產生，其樸式訊號將被禁能(Disable)，且USB 2.0之鳴叫程序也不會產生，因此系統之資料傳輸速率將相同於習知之USB 1.x之裝置，所以並不會有兩倍於USB 1.x之資料傳輸速率之情

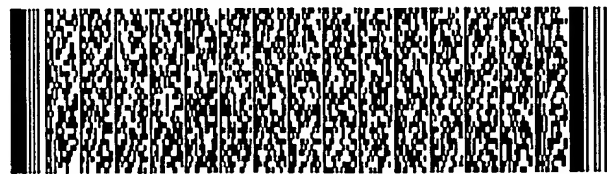
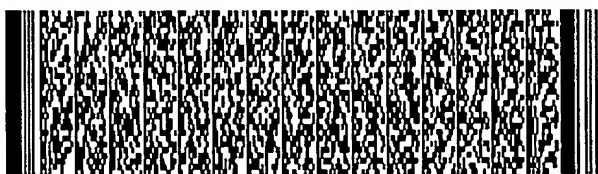


五、創作說明 (4)

形發生。因此DCUSB匯流排技術可相容於USB 1.x及USB 2.0之規範。

請參考圖三之系統連接示意圖，其中由一具備有DCUSB介面功能之主機控制器(DCUSB host controller)為系統源端集線器(Root hub)，其可連接一DCUSB裝置30、一USB 2.0集線器(Hub)20、及一USB 2.0裝置10；而USB 2.0集線器(Hub)20又可再連接一USB 2.0裝置50及一USB 1.x裝置40。如此之連接架構，便是因為DCUSB之介面協定可相容於USB 1.x及USB 2.0規範之故，而DCUSB裝置30卻可以雙倍於USB 2.0之資料傳輸速率進行資料的傳輸。如果將DCUSB裝置30連接於USB 2.0集線器(Hub)20上，則DCUSB裝置30仍可以利用USB 2.0之介面協定以主式訊號完成單通道連接，而其資料傳輸速率亦可維持在USB 2.0之標準，即480Mbits/sec。

在匯流排封包(Packet)傳輸之技術上，DCUSB亦採用與USB 2.0相同之封包結構，即包括有：特徵封包(Token packets)、資料封包(Data packets)、調協封包(Handshake packets)及特殊封包(Special packets)等四種。此四種封包均可在主式及模式訊號上運作，但模式訊號只接受特徵封包中的輸入(In)及輸出(Out)型的訊號傳遞；而不接受特徵封包中的訊框起始型(SOF, Start of frame)及設定型(Setup)。請參考圖四，其中300表示USB

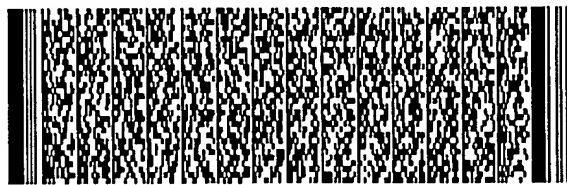
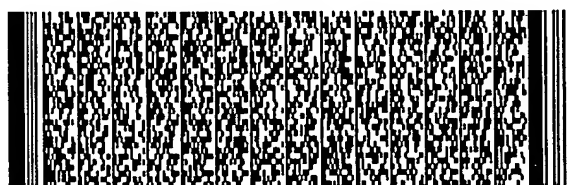


五、創作說明 (5)

2.0 之資料輸入交易(In transaction)，其由三個封包所組成：輸入型特徵封包310、資料封包320及調協封包330，當主機發出輸入型特徵封包310後，裝置即送出資料封包320，主機在收到資料並確認無誤後，再送出調協封包330，告知裝置資料正確而完成資料輸入的動作。

至於DCUSB中之資料輸入交易(In transaction)400則需由主式訊號及樸式訊號共同完成：主機於主式及樸式訊號上發出輸入型特徵封包410及411後，裝置即送出資料封包420及421，主機在收到主式及樸式訊號上之資料並確認無誤後，再送出調協封包430及431，告知裝置所收資料正確而完成資料輸入的動作。

由於主式及樸式訊號兩者之間在時間上不會同步，因此一旦有一方資料發生傳輸錯誤時，該方將不會產生調協封包430或431，此時發送端介面控制器將暫停後續資料的遞送並重複傳送該筆資料封包，直到接收端介面控制器接收到正確的資料並送出調協封包完成動作後。因此，當資料發生錯誤時將有雙重通道-主式及樸式訊號通道-提供作為資料再傳送(Retry)之通道，當主式訊號通道被其他USB裝置佔有時，仍能夠使用樸式訊號通道傳遞資料，此亦可增加整體資料傳輸的速率。同樣的方式也可運用在資料輸出交易(Out transaction)，但如前所述，訊框起始型交易(SOF transaction)及設定型(Setup transaction)交易



五、創作說明 (6)

只在主式訊號上發生，也就是說明模式訊號只負責資料傳遞的任務。

當系統進入DCUSB模式後，只有資料輸出入交易才會使用模式訊號而成為雙通道模式。此設計可簡化DCUSB之系統設計又兼顧到實質之資料傳輸速率的提昇。

圖五所示為DCUSB之電路架構圖，其中斜線陰影部分為低速之 USB 1.x 元件，500為DCUSB之主機端，600為DCUSB之裝置端；510為主機差額接收器(Differential receiver)，其輸出為一模式差額輸出訊號，520為電流驅動器，610為裝置差額接收器，其輸出為一模式差額輸出訊號，620為電流驅動器。由圖五可知，510、520、610及620等之元件藉由模式訊號D1+、D1-作為連接，而共同形成一模式通道，700即為本案之DCUSB匯流排介面。

因此，本案之系統設計不可不謂為一介面技術重要之創作，而本案所揭示者，乃較佳實施例之一種，舉凡局部之變更或修飾而源於本案之技術思想而為熟習該項技藝之人所易於推知者，俱不脫本案之專利權範疇。

綜上所陳，本案無論就目的、手段與功效，在在顯示其迥異於習知之技術特徵，且其首先創作合於實用，亦在在符合申請專利之要件，懇請 貴審查委員明察，並祈早



五、創作說明 (7)

日賜予專利，俾嘉惠社會，實感德便。



圖式簡單說明

圖一、USB 2.0 之鳴叫程序訊號示意圖

- 90、彈跳訊號，
- 100、鳴叫K訊號，
- 200、鳴叫K及鳴叫J訊號群組。

圖二、DCUSB 匯流排協定之鳴叫程序訊號示意圖

- 100、主式之鳴叫K訊號，
- 200、主式之鳴叫K及鳴叫J訊號群組，
- 110、樸式之鳴叫K訊號，
- 210、樸式之鳴叫K及鳴叫J訊號群組。

圖三、DCUSB 匯流排系統連接示意圖

- 10、USB 2.0 裝置，
- 20、USB 2.0 集線器，
- 30、DCUSB 裝置，
- 40、USB 1.x 裝置，
- 50、USB 2.0 裝置。

圖四、交易封包示意圖

- 300、USB 2.0 之資料輸入交易，
- 310、輸入型特徵封包，
- 320、資料封包，
- 330、調協封包，
- 400、DCUSB 之資料輸入交易，



圖式簡單說明

- 410、主式輸入型特徵封包，
- 420、主式資料封包，
- 430、主式調協封包，
- 411、樸式輸入型特徵封包，
- 421、樸式資料封包，
- 431、樸式調協封包。

圖五、DCUSB之電路架構圖

- 500、DCUSB之主機端，
- 510、主機差額接收器，
- 520、電流驅動器，
- 600、DCUSB之裝置端，
- 610、裝置差額接收器，
- 620、電流驅動器，
- 700、DCUSB匯流排介面。



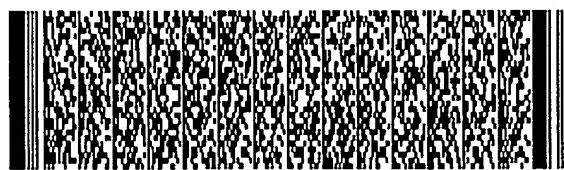
六、申請專利範圍

1. 一種資料傳輸介面，其特徵在於可相容USB 1.0、USB 1.1或USB 2.0之介面訊號傳輸協定並具有至少下列之介面訊號：{VBUS、D0+、D0-、D1+、D1-、GND}，其中D0+與D0-為一差額訊號組，D1+與D1-為另一差額訊號組，VBUS為介面電源，GND為介面接地者。
2. 如申請專利範圍第1項所述之資料傳輸介面，其另包括一具有隔離雜訊功能之接地訊號者。
3. 如申請專利範圍第1項所述之資料傳輸介面，其進一步將差額訊號組{D0+、D0-}及{D1+、D1-}設計成主樸式架構，其中{D0+、D0-}為主式、{D1+、D1-}為樸式，主式差額訊號組{D0+、D0-}負責與USB 1.0、USB 1.1或USB 2.0之介面訊號作傳輸協定者。
4. 如申請專利範圍第3項所述之資料傳輸介面，其中主式差額訊號組{D0+、D0-}與樸式差額訊號組{D1+、D1-}共同完成雙通道通用串列匯流排(DCUSB, Dual channel universal serial bus)介面訊號之傳輸協定者。
5. 如申請專利範圍第3項所述之資料傳輸介面，其中樸式差額訊號組{D1+、D1-}於雙通道通用串列匯流排協定下，僅負責資料之傳輸者。



六、申請專利範圍

6. 如申請專利範圍第4項所述之資料傳輸介面，其中主式差額訊號組 {D0+、D0-} 與模式差額訊號組 {D1+、D1-} 使用一鳴叫程序(Chirp sequence)完成介面訊號之傳輸協定，其中之鳴叫程序係由覆數個鳴叫J訊號(Chirp J)及鳴叫K訊號(Chirp K)所組成，鳴叫J訊號在主式訊號上為 {D0+=1，D0-=0}，鳴叫J訊號在模式訊號上為 {D1+=1，D1-=0}，鳴叫K訊號在主式訊號上為 {D0+=0，D0-=1}，鳴叫K訊號在模式訊號上為 {D1+=0，D1-=1} 者。
7. 如申請專利範圍第3項所述之資料傳輸介面，其中資料在主式差額訊號及模式差額訊號上作非同步傳輸，當其中之一差額訊號傳輸之資料發生錯誤時，介面控制器將暫時停止資料的遞送，並利用主式或模式差額訊號重複傳送該筆資料；直到該筆資料正確接收後介面控制器再繼續傳送資料封包者。
8. 一種具有雙通道通用串列匯流排介面之裝置，其特徵為可相容於USB介面資料傳輸規格，並具有兩個資料傳輸通道，每一個通道上之訊號均由兩個差額訊號所組成；裝置內並具一介面控制器，其具有資料之轉換及傳輸之功能者。
9. 如申請專利範圍第8項所述之裝置，其中之介面控制器至少包括一差額訊號接收器，及一電流驅動器；該差額訊

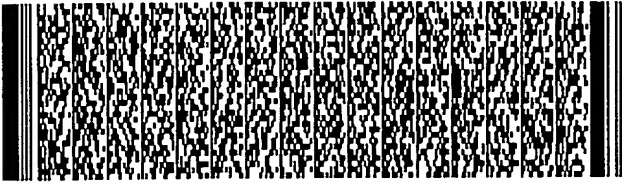


六、申請專利範圍

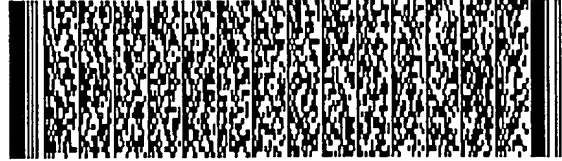
號接收器與電流驅動器並經由適當之電路而與介面通道上之差額訊號所連接者。



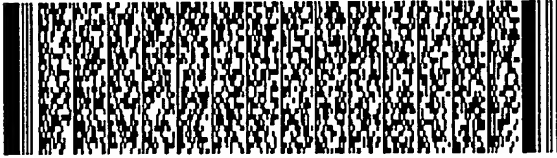
第 1/15 頁



第 2/15 頁



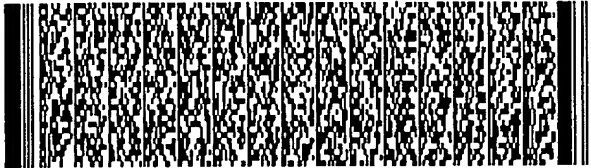
第 2/15 頁



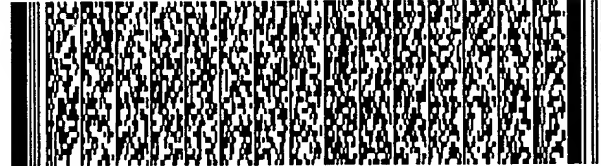
第 3/15 頁



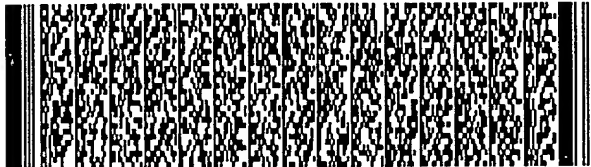
第 4/15 頁



第 4/15 頁



第 5/15 頁



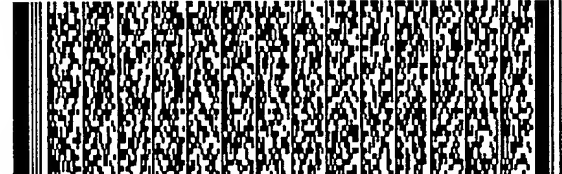
第 5/15 頁



第 6/15 頁



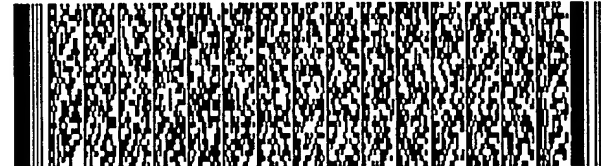
第 6/15 頁



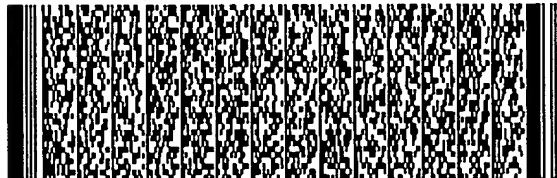
第 7/15 頁



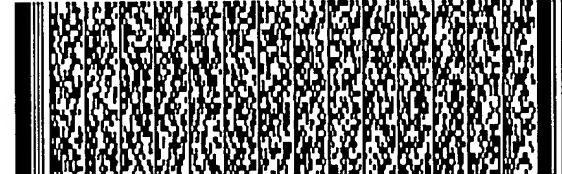
第 7/15 頁



第 8/15 頁



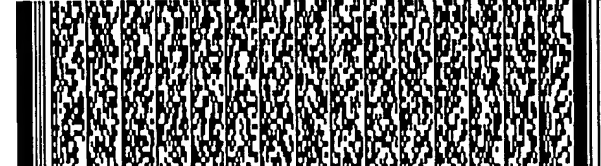
第 8/15 頁



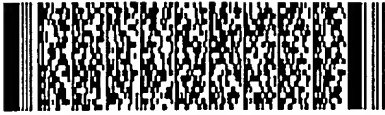
第 9/15 頁



第 9/15 頁



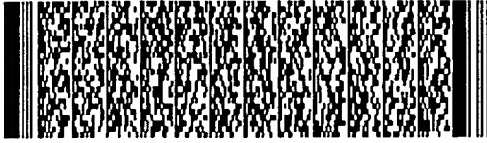
第 10/15 頁



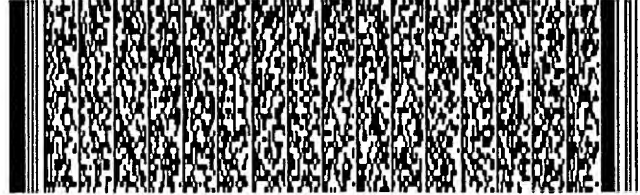
第 11/15 頁



第 12/15 頁



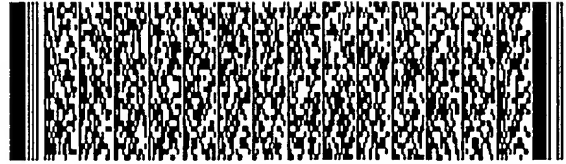
第 13/15 頁



第 14/15 頁

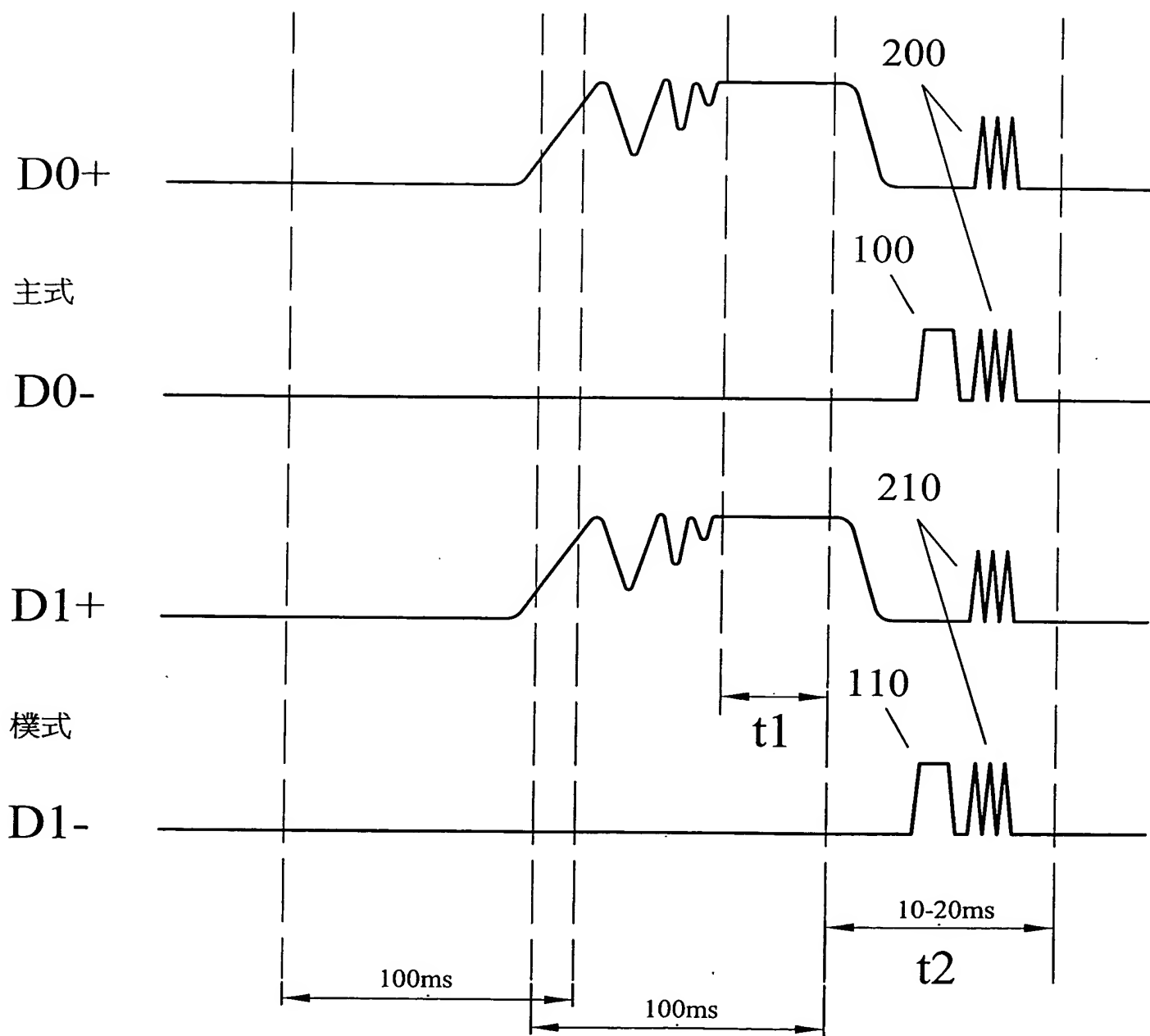


第 14/15 頁

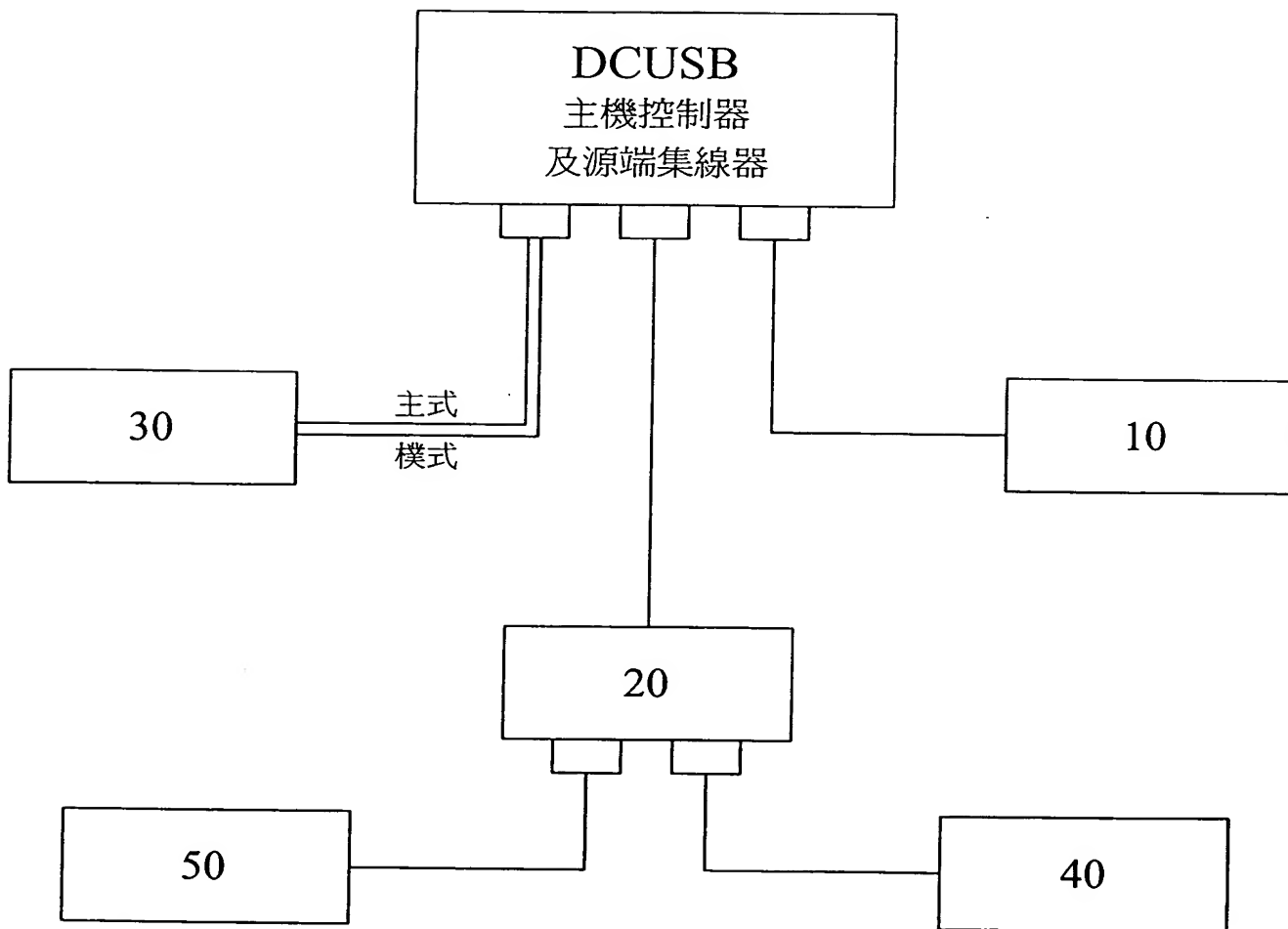


第 15/15 頁





圖二



圖三

300

310

Sync	IN Token	EOP
------	----------	-----

320

Sync	Data Packet (up to 512 bytes)	EOP
------	---------------------------------	-----

330

Sync	ACK	EOP
------	-----	-----

400

410

Sync	IN Token	EOP
------	----------	-----

420

Sync	Data Packet (up to 512 bytes)	EOP
------	---------------------------------	-----

430

Sync	ACK	EOP
------	-----	-----

主式

411

Sync	IN Token	EOP
------	----------	-----

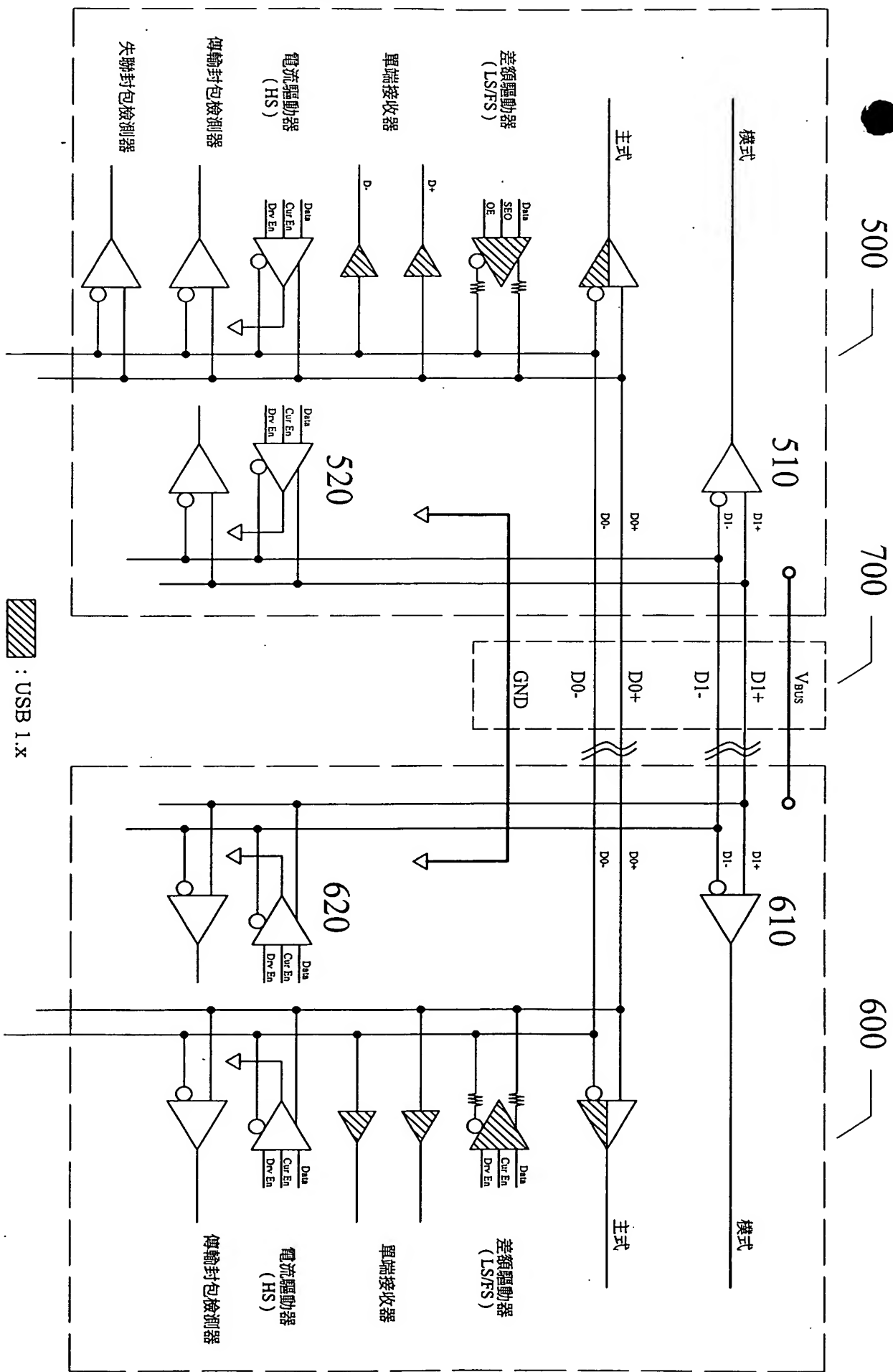
421

Sync	Data Packet (up to 512 bytes)	EOP
------	---------------------------------	-----

431

Sync	ACK	EOP
------	-----	-----

模式



圖五